**Verilog HDL 实验-1**

**实验组员：**

1. **实验目的：练习Quartus II和Modelsim软件的使用。**
2. **完二选一程序设计，进行实验箱验证，把实验内容整理入实验报告。**

**（内容：源程序，及实验步骤，实验结论，实验结果分析）**